

- ✓ *L'usage de la calculatrice est autorisé.*
- ✓ *Les différentes parties sont indépendantes. Il est conseillé de lire l'ensemble du sujet avant de commencer l'épreuve.*
- ✓ *Les questions traitées devront être soigneusement numérotées et les documents-réponses fournis devront être complétés selon les indications de l'énoncé.*

Système d'émission en modulation par impulsions codées

A/ PRESENTATION DU SYSTEME

On se propose d'analyser le fonctionnement d'une maquette pédagogique destinée à donner quelques notions de base sur la technique de transmission en modulation par impulsion codées (MIC). A cette occasion, plusieurs fonctions de base de l'électronique analogique et numérique sont introduites. La maquette est constituée de deux modules principaux à savoir un émetteur et un récepteur. On se limitera à l'étude uniquement du module émetteur. Ce dernier permet de traiter deux canaux analogiques C_0 et C_1 à l'entrée desquels on peut envoyer soit des signaux analogiques externes soit des signaux sinusoïdaux générés par le système lui-même pour tester le bon fonctionnement de la transmission.

Le module émetteur permet d'échantillonner les signaux analogiques à transmettre, de numériser les échantillons, de générer les bits de contrôle, de multiplexer les deux canaux avec un code de synchronisation de trame et enfin de transmettre l'ensemble en série sur la ligne de communication.

1 - Description du module " EMETTEUR "

Le module EMETTEUR est un transmetteur/modulateur d'impulsions codées en multiplexage par partage de temps. Le schéma synoptique de ce module est représenté sur la Figure 1. Il comprend les blocs fonctionnels suivants :

- Un oscillateur 12 MHz, suivi d'un diviseur de fréquences permettant de disposer de toute une gamme de signaux logiques (0-5V) périodiques de diverses fréquences.
- Un générateur de sinusoïdes délivrant deux signaux sinusoïdaux S_1 et S_2 , de 1 et 2 kHz, qui serviront au test de la ligne de transmission.
- Un générateur de signaux de synchronisation qui délivre des signaux logiques permettant de piloter divers blocs de l'émetteur.
- Un échantillonneur-bloqueur qui reçoit les signaux analogiques sur les canaux C_0 et C_1 et les échantillonne à 8 kHz.
- Un convertisseur analogique/numérique (C.A.N) qui code chaque échantillon en un mot de 7 bits.
- Un registre à décalage entrées parallèles / sortie série qui permet de sortir le mot de 7 bits en série.
- Un bloc de logique de sortie pour configurer le signal (bloc "mise en forme").

- Un générateur de séquence pseudo-aléatoire qui pourra délivrer un code caractéristique à multiplexer avec les signaux utiles des canaux C_0 et C_1 .

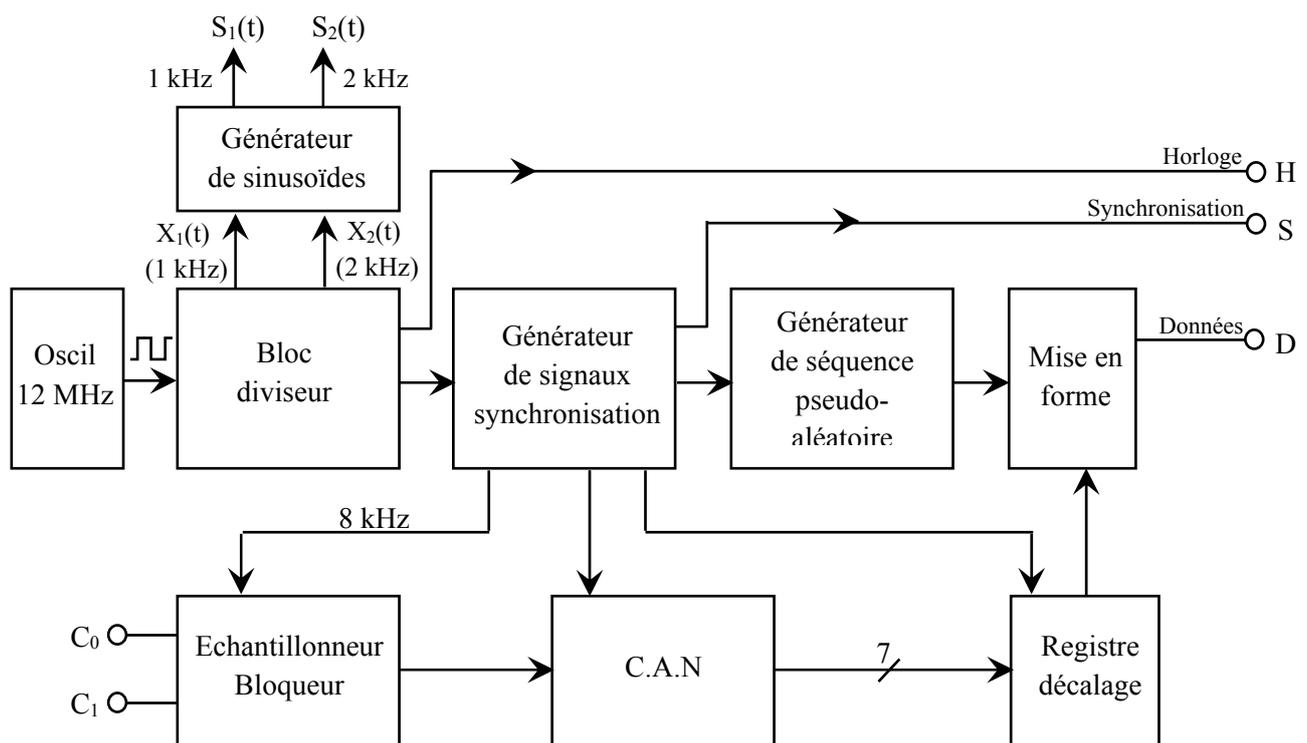


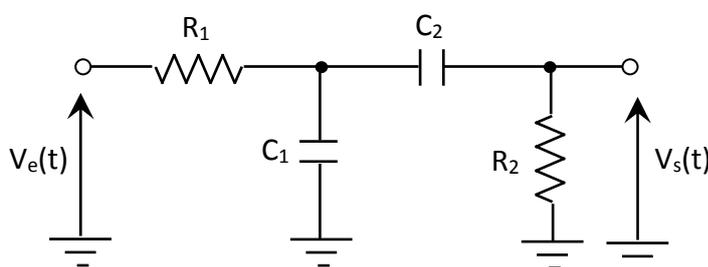
Figure-1 Schéma synoptique de l'EMETTEUR

B/ TRAVAIL DEMANDE**A - Caractérisation des cellules de filtrage**

Deux types de cellules de filtrage sont utilisées dans divers blocs relatifs aux modules EMETTEUR et RECEPTEUR. Le premier type de filtre est passif alors que le second est actif. L'étude de ces deux types de filtrage fait l'objet de cette question

A1- Cellule de filtrage passif

Le schéma électrique de cette cellule de filtre passif est donné par la figure-2.

**Figure-2**

A1-1. Déterminer l'expression de la fonction de transfert $H_1(p) = \frac{V_s(p)}{V_e(p)}$ du filtre en fonction de R_1 , R_2 et des impédances des capacités $Z_{C1}(p)$ et $Z_{C2}(p)$.

A1-2. Montrer que $H_1(p)$ peut s'écrire sous la forme suivante:

$$H_1(p) = \frac{A \cdot p}{p^2 + \frac{\omega_0}{Q} p + \omega_0^2}$$

Donner les expressions de A , ω_0 et Q en fonction de R_1 , R_2 , C_1 et C_2 . Quel est le type de ce filtre et quel est son ordre.

A1-3. En régime harmonique, on a $p=j\omega$. Ecrire l'expression de la fonction de transfert $H_1(j\omega)$. Montrer que pour $\omega=\omega_0$, le module $|H_1(j\omega)|$ passe par un maximum H_{1MAX} que l'on exprimera en fonction de A , ω_0 et Q . Réécrire $H_1(j\omega)$ sous forme d'un rapport dont le numérateur est H_{1MAX} . En déduire la nouvelle expression de $|H_1(j\omega)|$.

A1-4. Déterminer les pulsations de coupure basse ω_B et haute ω_H en fonction ω_0 et Q . Exprimer $\Delta\omega = \omega_H - \omega_B$ et le produit $\omega_H \cdot \omega_B$. Donner l'interprétation physique des grandeurs ω_0 et Q .

A1-5. Donner l'expression de la fonction de transfert en décibels $H_1(\text{dB})$. En déduire les équations des asymptotes de $H_1(\text{dB})$ ainsi que les pentes en (dB/décade) de $H_1(\text{dB})$. Calculer les coordonnées du point d'intersection des asymptotes.

- A1-6. Déterminer les valeurs limites de la phase de $H_1(j\omega)$ en basse fréquence notée ϕ_{BF} et en haute fréquence notée ϕ_{HF} et sa valeur ϕ_0 pour $\omega=\omega_0$.
- A1-7. Application numérique: On donne $R_1=1,8 \text{ k}\Omega$, $R_2=5 \text{ k}\Omega$, $C_1=10 \text{ nF}$ et $C_2=100 \text{ nF}$. Calculer A , Q , f_0 , f_B , f_H et $H_{1MAX}(\text{dB})$.
- A1-8. Tracer sur le document fourni (DOC-1) le diagramme de Bode en amplitude de la fonction de transfert $H_1(\text{dB})$.

A2- Cellule de filtrage actif

On se propose maintenant d'étudier le filtre dont le schéma est donné par la figure-3. Il s'agit d'un filtre actif ayant la structure de Sallen Kay utilisant un amplificateur opérationnel (A.O) que l'on considère comme A.O parfait.

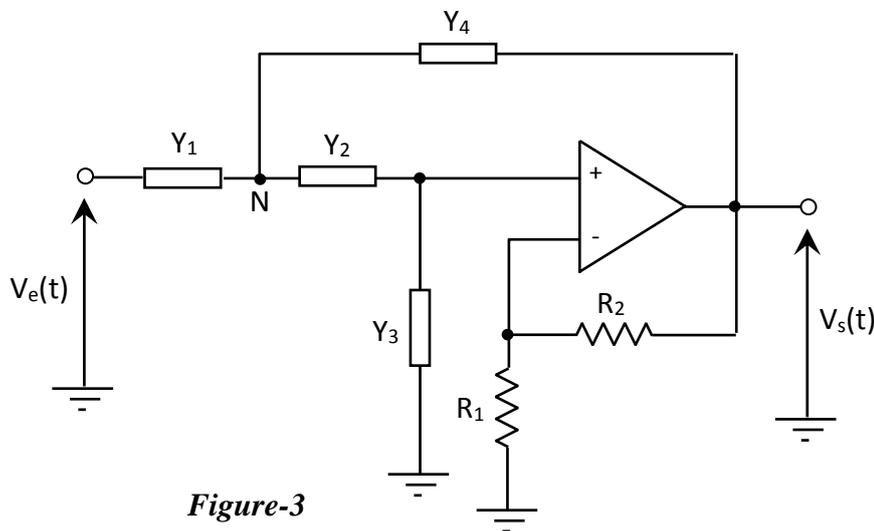


Figure-3

- A2-1. Montrer que l'expression de la fonction de transfert $H_2(p) = \frac{V_s(p)}{V_e(p)}$ du filtre est donnée par l'expression suivante :

$$H_2(p) = \frac{K \cdot Y_1 \cdot Y_2}{(Y_1 + Y_4) \cdot (Y_2 + Y_3) + Y_2 \cdot (Y_3 - K \cdot Y_4)}$$

avec Y_i ($1 \leq i \leq 4$) sont des admittances. K est une constante définie par $K=1+R_2/R_1$. On recommande d'utiliser le théorème de Milleman.

- A2-2. Dans le cas où $Y_1=1/R_1$, $Y_2=1/R_2$, $Y_3=C_1 \cdot p$, $Y_4=C_2 \cdot p$. Montrer que $H_2(p)$ peut s'écrire sous la forme suivante:

$$H_2(p) = \frac{A}{p^2 + \frac{\omega_0}{Q} p + \omega_0^2}$$

Donner les expressions de A , ω_0 et Q en fonction de R_1 , R_2 , C_1 , C_2 et K . Quel est le type de ce filtre et son ordre.

A2-3. Pour la suite, on prend $R_1 = R_2 = R$ et $C_1 = C_2 = C$. Donner les nouvelles expressions de A , ω_0 et Q en fonction de R , C et K .

A2-4. Ecrire l'expression de la fonction de transfert $H_2(j\omega)$. en déduire le module $|H_2(j\omega)|$ et sa phase $\phi_2(j\omega)$. Déterminer la valeur H_{02} de ce module à basse fréquence.

A2-5. Réécrire $H_2(j\omega)$ sous forme d'un rapport dont le numérateur est H_{02} .

Dans certaines conditions $|H_2(j\omega)|$ passe par un maximum. Montrer que la pulsation ω_{MAX} et l'amplitude $|H_{2MAX}|$ relatives à ce maximum sont données respectivement par les expressions suivantes:

$$\omega_{MAX} = \omega_0 \cdot \sqrt{1 - \frac{1}{2Q^2}} \qquad |H_{2MAX}| = \frac{H_{02} \cdot Q}{\sqrt{1 - \frac{1}{4Q^2}}}$$

Quelle est la condition sur la valeur de Q pour que ce maximum existe?

A2-6. Déterminer l'expression de la pulsation de coupure ω_c en fonction de ω_0 et Q .

A2-7. Déterminer l'équation de l'asymptote de la fonction de transfert en décibels $H_2(\text{dB})$ en hautes fréquences, ainsi que la pente de cette asymptote toujours en hautes fréquences.

A2-8. Application numérique: Calculer $H_{02}(\text{dB})$, Q , f_0 , f_c et s'ils existent H_{2MAX} et f_{MAX} dans les 2 cas suivants:

A.N.1: $R=47 \text{ k}\Omega$, $C=1 \text{ nF}$, $R_1=100 \text{ k}\Omega$ et $R_2=15 \text{ k}\Omega$.

A.N.2: $R=47 \text{ k}\Omega$, $C=1 \text{ nF}$, $R_1=27 \text{ k}\Omega$ et $R_2=33 \text{ k}\Omega$.

B - Génération des signaux sinusoïdaux

Le but de ce paragraphe est générer les signaux sinusoïdaux $S_1(t)$ et $S_2(t)$ de fréquences respectives 1 et 2 kHz, à partir des signaux logiques (0-5V) de même fréquences générés à partir du bloc diviseur de fréquence de l'émetteur. Compte-tenu de l'analogie de fonctionnement des deux voies, on se limitera à l'étude de la voie $S_2(t)$ de fréquence 2 kHz. Le schéma du bloc générateur du signal sinusoïdal $S_2(t)$ est donné par la figure-4.

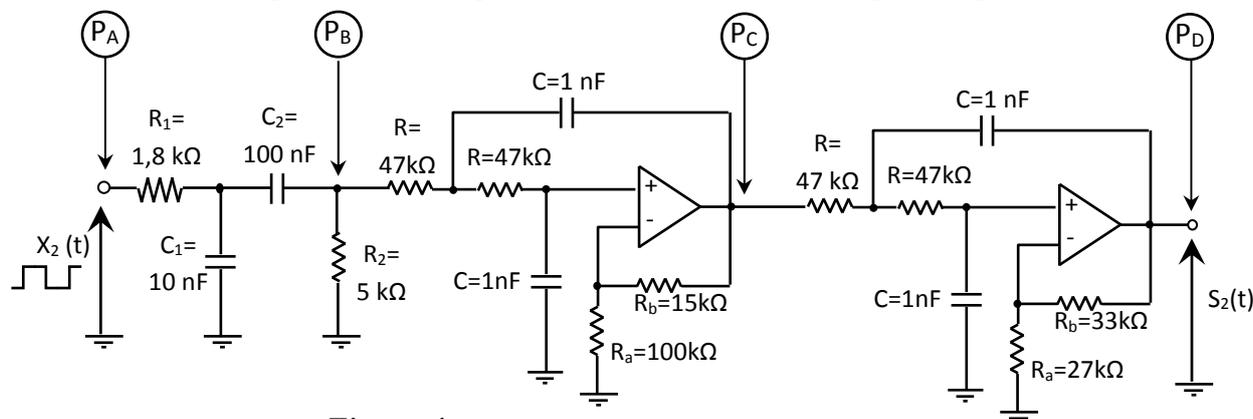


Figure-4

B1. Donner l'expression du développement en série de Fourier d'un signal carré $X(t)$ de période T_0 et de rapport cyclique $\alpha=1/2$, comme le montre la figure-5. Montrer que $x(t)$ peut s'écrire sous la forme:

$$X(t) = \frac{E}{2} + \frac{2E}{\pi} \cdot \sin \frac{2\pi}{T_0} t + \frac{2E}{3\pi} \cdot \sin 3 \frac{2\pi}{T_0} t + \frac{2E}{5\pi} \cdot \sin 5 \frac{2\pi}{T_0} t + \dots$$

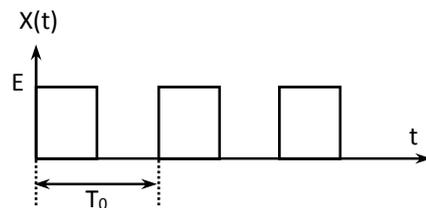


Figure-5

- B2. Définir les divers sous-blocs du filtre de la figure-4. En déduire la nature de ce filtre ainsi que son ordre en basses et hautes fréquences.
- B3. Pour chacun des sous-blocs, calculer l'atténuation en dB pour les fréquences du fondamental et des deux premiers harmoniques du signal logique à 2 kHz noté $X_2(t)$.
- B4. Calculer les amplitudes en Volts de la composante fondamentale et du premier harmonique de ce même signal aux points test P_A , P_B , P_C et P_D .
- B5. Tracer sur le document fourni (DOC-2), l'allure des signaux aux points P_A , P_B et P_D .
- B6. Calculer le taux de distorsion harmonique du signal $S_2(t)$. On rappelle que ce taux est défini comme étant le rapport entre les valeurs efficaces de la 1^{ère} harmonique et du signal lui-même (limité à la 1^{ère} harmonique).

C - Echantillonnage

Les signaux à échantillonner sont les signaux analogiques appliqués sur les deux entrées C_1 et C_2 . La vérification du fonctionnement de l'émetteur se fait en utilisant les deux signaux $S_1(t)$ et $S_2(t)$ générés au niveau du bloc émetteur lui-même. Ces deux signaux de test sont des sinusoïdes définies par les expressions suivantes :

$$S_1(t) = S_m \cdot \cos 2\pi f_1 t$$

$$S_2(t) = S_m \cdot \cos 2\pi f_2 t$$

$$\text{avec } S_m = 5V \quad f_1 = 1 \text{ kHz} \quad f_2 = 2 \text{ kHz}$$

Ces deux signaux seront utilisés dans cette partie pour caractériser l'échantillonnage.

C1- Echantillonnage idéal

C1-1. Dans le cas de l'échantillonnage idéal de $S_1(t)$ à la fréquence $f_e=1/T_e$, donner l'expression du signal échantillonné $S_{1e}(t)$.

C1-2. En déduire l'expression du spectre du signal échantillonné $S_{1e}(f)$. Représenter ce spectre dans l'intervalle $[-2f_e, 2f_e]$. On donne $f_e = 8$ kHz. On rappelle la transformée de Fourier suivante : $TF[\cos 2\pi f_0 t] = 1/2 \delta(f-f_0) + 1/2 \delta(f+f_0)$.

Même question pour le signal $S_{2e}(f)$.

C1-3. On étudie maintenant le cas où $S(t)$ est un signal déterministe quelconque dont le spectre est borné comme le montre la figure-6.

Donner l'expression de $S_e(t)$ et son spectre $S_e(f)$. En déduire la condition sur la valeur de la fréquence d'échantillonnage f_e pour qu'il n'aurait pas de chevauchement spectral.

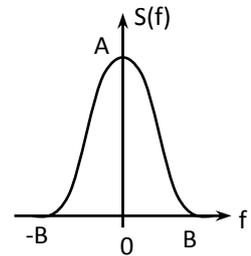


Figure-6

C2- Echantillonnage réel

Les valeurs des échantillons doivent garder une valeur constante et stable pendant un temps minimum, ce qui n'est pas le cas avec l'échantillonnage idéal car la durée du pic de Dirac est nulle. Pour réaliser cette opération, on utilise un échantillonneur-bloqueur qui maintient la valeur qu'à le signal à l'instant $n.T_e$ pendant une durée θ .

C2-1. Expliquer pourquoi doit-on maintenir les valeurs des échantillons pendant la durée θ ?

C2-2. Le schéma de l'échantillonneur bloqueur est constitué d'un multiplieur par le peigne de Dirac suivi d'un circuit ayant une réponse impulsionnelle $h(t)$ égale à une fonction porte de largeur θ et retardée de $\theta/2$ et qui est notée par $P_\theta(t-\theta/2)$. Le schéma bloc de l'échantillonneur-bloqueur est donné par la figure-7.

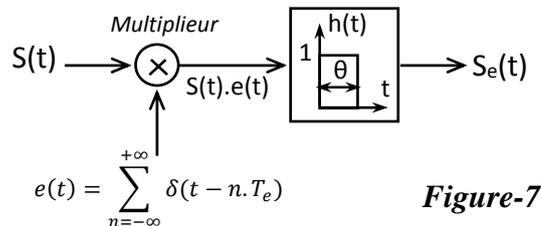


Figure-7

Donner l'expression du signal à la sortie de l'échantillonneur $S_e(t)$. En déduire son spectre d'amplitude $|S_e(f)|$.

On rappelle respectivement la transformée de Fourier de la fonction porte de largeur θ et celle du peigne de Dirac :

$$TF[P_\theta(t)] = \theta \cdot \frac{\sin \pi \theta f}{\pi \theta f} \qquad TF \left[\sum_{n=-\infty}^{+\infty} \delta(t - nT_0) \right] = \frac{1}{T_0} \sum_{n=-\infty}^{+\infty} \delta \left(f - \frac{n}{T_0} \right)$$

C2-3. Déterminer le spectre des deux signaux $S_1(t)$ et $S_2(t)$ avec $f_e = 8$ kHz et $\theta = T_e/2$. Représenter à l'échelle ces deux spectres dans l'intervalle $[-2f_e, 2f_e]$.

C2-4. Pour quelle valeur de θ a-t-on la meilleur atténuation des composantes de fréquence supérieure au fondamentale ?

C2-5. Le montage de l'échantillonneur-bloqueur réellement utilisé est donné par la figure-8. Ce circuit comporte un condensateur C et un transistor T de type NMOS, qui a le rôle d'un interrupteur commandé par un signal V_{COM} . Il est passant à chaque impulsion de commande de durée $\tau \ll T_e$, comme le montre la figure-9 et il est bloqué ailleurs. Sa résistance, quand il est passant, est notée $R_{ON} = 100 \Omega$ et $R_{OFF} = 10^{10} \Omega$ environ quand il est bloqué.

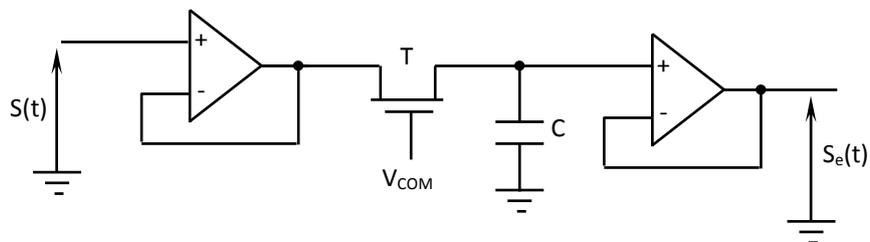


Figure-8

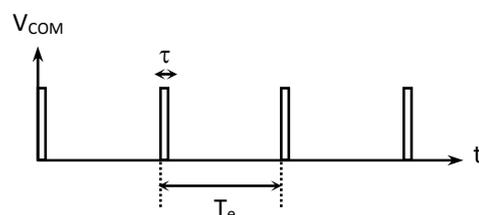


Figure-9

- C2-5a- Expliquer brièvement comment fonctionne le montage de la figure-8. Quels sont les rôles des deux suiveurs à amplificateurs opérationnels utilisés ?
- C2-5b- Application numérique : $C = 470 \text{ pF}$, $\tau / T_e = 0.1$ (rapport cyclique de V_{COM}), $f_e = 8 \text{ kHz}$. Calculer τ et les deux valeurs de θ quand T est passant et quand il est bloqué. En déduire comment ce montage réalise la fonction échantillonnage-blocage ?
- C2-5c- Quelle condition doit satisfaire la durée de l'échantillonnage τ pour assurer une prise de valeur d'échantillon meilleure que 1 %.
- C2-5d- Tracer sur le document fourni (DOC-3), l'allure du signal de sortie $S_{1e}(t)$ relatif au signal sinusoïdal d'entrée $S_1(t)$.

D - C.A.N

Les échantillons successifs $S_e(t)$ obtenus à la sortie de l'échantillonneur-bloqueur sont en suite codés numériquement en binaire. Le Convertisseur Analogique Numérique (C.A.N) utilisé pour cette numérisation des signaux peut être modélisé sous forme de deux blocs virtuels mis en cascade comme le montre la figure-10.

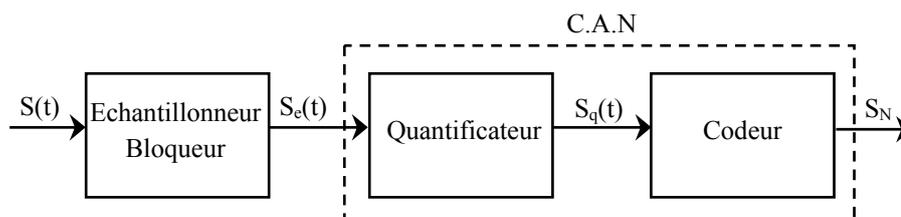


Figure-10

D1- Théorie

L'opération de quantification consiste à associer la même valeur numérique à toutes les valeurs $S_e(t)$ dont l'amplitude se situe dans une plage donnée. Par exemple on peut utiliser la quantification par excès définie de la façon suivante :

$$S_n.q < S_e(t) \leq (S_n+1).q \quad \text{alors} \quad S_q(t) = (S_n+1).q$$

Où q est le pas de quantification qui représente la différence minimum de tension $S_q(t)$ qui engendre une incrémentation ou une décrémentation d'une unité du nombre binaire S_n .

La dynamique d'entrée en tension du C.A.N est de $\pm S_{\max}$. Le codage se fait en binaire naturel sur $n=7$ bits à partir de la tension minimale $-S_{\max}$.

- D1-1. Exprimer le pas de quantification q en fonction de la dynamique d'entrée $[-S_{\max}, S_{\max}]$ et du nombre de bits de codage n . Application numérique $S_{\max}=5V$, $n=7$.
- D1-2. Tracer la caractéristique $S_q(t) = f[S_e(t)]$ pour $n=7$, en se limitant à une plage d'entrée ± 400 mv.
- D1-3. Soit le signal d'entrée $S_1(t) = S_m \cdot \cos 2\pi f_1 t$ tel que $S_m=4V$ et $f_1=1\text{kHz}$, échantillonné-bloqué à la fréquence $f_e=8$ kHz. En prenant le premier échantillon à l'instant $t=T/5$, et en se limitant à une période de signal $S(t)$, compléter le tableau ci-dessous:

N° échantillon	t	$S_e(t)$ (V)	S_n	$N_{\text{décimal}}$	N_{binaire}	$S_q(t)$ (V)	$\epsilon(t) = S_e(t) - S_q(t)$
1	T/5						
2							
3							
4							
5							
6							
7							
8							

- D1-4. La question précédente montre que le quantificateur délivre un signal $S_q(t)$ différent du signal réel $S_e(t)$. L'écart instantané $\epsilon(t)$ entre ces deux signaux correspond à une distorsion du signal appelée bruit de quantification. Ce signal $\epsilon(t)$ est assimilé à un signal aléatoire de densité de probabilité $p(\epsilon)$ uniforme dans l'intervalle $[0, \epsilon_{\max}=q]$.
- D1-4.a Donner l'expression de cette densité de probabilité $p(\epsilon)$. Tracer $p(\epsilon)$.
- D1-4.b Calculer la valeur moyenne ϵ_{moy} et efficace ϵ_{eff} de ce signal aléatoire.
- D1-4.c En déduire la puissance du bruit de quantification P_B .
- D1-4.d Calculer la puissance P_s du signal sinusoïdal d'amplitude $\max \pm S_{\max}$.
- D1-4.e Calculer le rapport signal/bruit $(S/B)_{\text{MAX}}$ en fonction du nombre de bit n pour une sinusoïdal d'amplitude maximum. Exprimer $(S/B)_{\text{MAX}}$ en dB et montrer de combien ce rapport est amélioré si n augmente d'une unité.

D2- Réalisation du C.A.N

Comme le montre la figure-11, le schéma bloc du convertisseur analogiques numériques à approximations successives est constitué:

- D'un convertisseur numérique analogique C.N.A.
- D'un comparateur de tensions.
- D'une logique de contrôle.

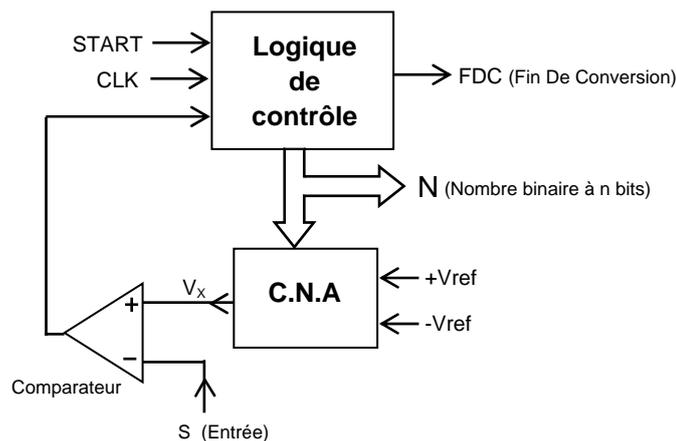


Figure 11

Principe de fonctionnement:

La logique de contrôle présente au C.N.A un code caractérisé par la mise à 1 uniquement de son bit de poids le plus fort (100...00), qui est traduit en une tension analogique V_{X1} . Le comparateur compare cette valeur V_{X1} à la tension d'entrée S ; Deux cas possibles:

- Si $S < V_{X1}$, la logique de contrôle présente le nouveau code suivant (010...00).
- Si $S > V_{X1}$, la logique de contrôle essaie le nouveau code suivant (110...00), cette valeur étant de nouveau comparée à S , et le processus de comparaison continu jusqu'au bit de poids le plus faible.

Cette méthode est appelée la méthode de dichotomie, elle nécessite n comparaisons élémentaires pour le convertisseur (n : nombre de bits utilisé).

D2-1 Réalisation du C.N.A

Le convertisseur numérique-analogique (C.N.A) utilisé, est un convertisseur à 7 bits de type R/2R (figure-12). C'est un convertisseur bipolaire pour lequel la tension de sortie peut être positive ou négative. Dans ce cas, le C.N.A est équipé de deux entrées $+V_{ref}$ et $-V_{ref}$ qui permettent de définir l'excursion de tension de sortie $V_{xmax}-V_{xmin}$.

Ce convertisseur utilise un amplificateur opérationnel (A.O) supposé idéal et des interrupteurs électroniques commandés par les bits du nombre binaire présenté à l'entrée du C.N.A. Le fonctionnement des interrupteurs est le suivant:

- Si $b_i=0$: l'interrupteur est relié à la masse, avec ($0 \leq i \leq 6$).
- Si $b_i=1$: l'interrupteur est relié à l'entrée inverseuse de (A.O).

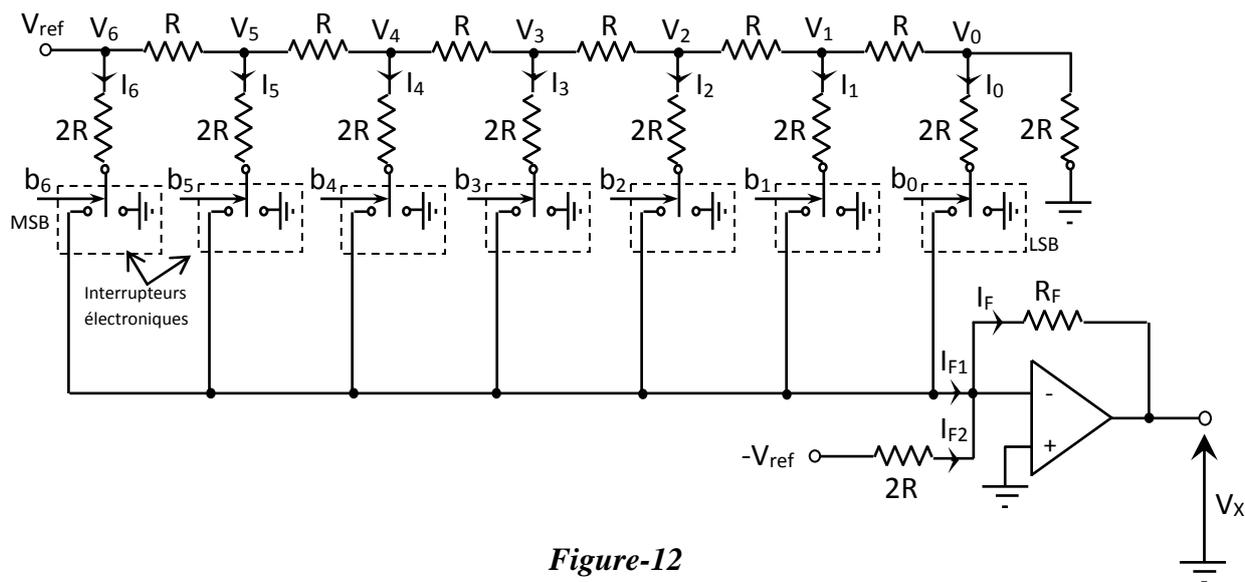


Figure-12

D2-1.1 Calculer les courants I_i ($0 \leq i \leq 6$) dans chaque branche du réseau R/2R en fonction de V_{ref} , R et b_i . En déduire le courant I_{F1} .

D2-1.2 Calculer la tension de sortie V_x . Montrer qu'elle peut s'écrire sous la forme:

$$V_x = -\frac{R_F}{2R} \cdot \frac{V_{ref}}{2^6} \sum_{i=0}^6 2^i \cdot b_i + \frac{R_F}{2R} V_{ref} = -\frac{R_F}{2R} \cdot \frac{V_{ref}}{2^6} \cdot N + \frac{R_F}{2R} V_{ref}$$

D2-1.3 Donner l'expression du pas de quantification q , les tensions minimale $V_{X(min)}$ et maximale $V_{X(max)}$.

D2-1.4 Application numérique: On prend $R_F = 2R$, $V_{ref} = -E = -5V$. Que devienne l'expression de la tension V_x . Calculer q , $V_{X(min)}$, $V_{X(max)}$ et la valeurs numérique de V_x pour le nombre binaire: 1000000. Conclure.

D2-2 Réalisation du C.A.N à approximations successives

Le C.A.N à approximation successives utilisé est donné par la figure-13. Il est constitué d'un registre à décalage vers la droite entrée série (START) et sorties parallèles (A, B....H), des bascules JK, d'un C.N.A étudié précédemment, un latch pour mémoriser la valeur numérique N et un comparateur qui fonctionne ainsi:

- Si $e^+ > e^-$ alors $C_p = 5V$
- Si $e^+ < e^-$ alors $C_p = 0V$

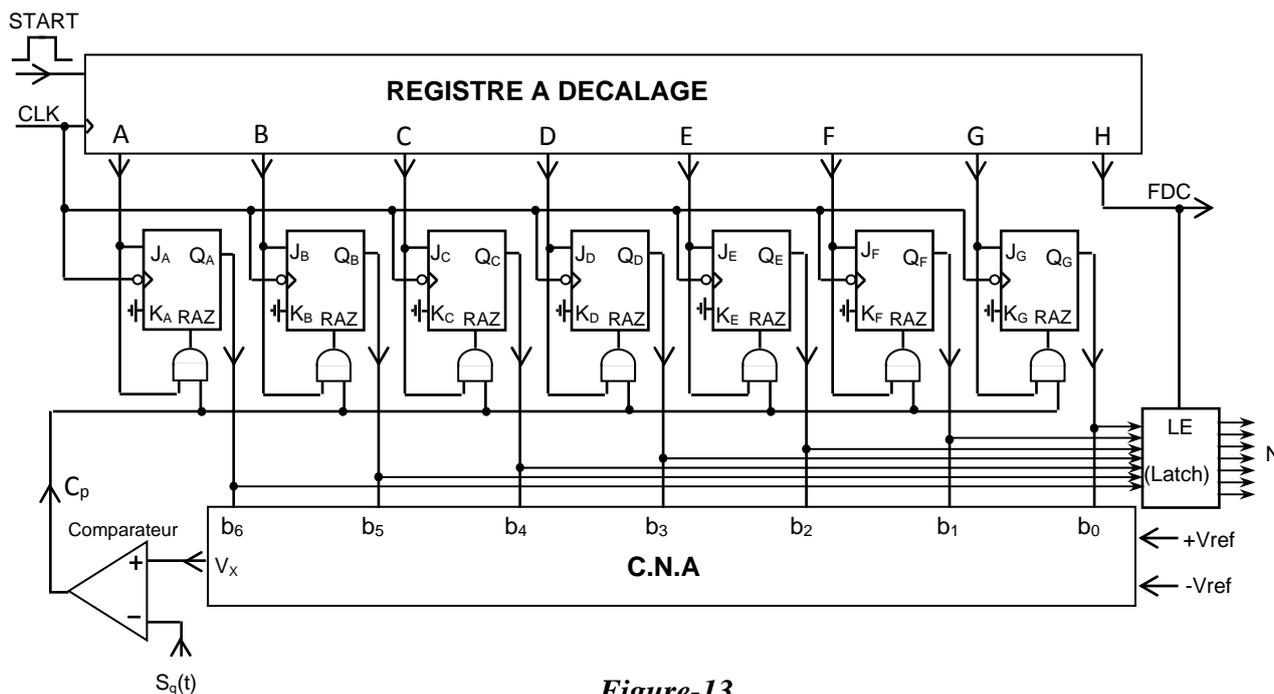


Figure-13

- D2-2.1 Rappeler la table de vérité de la bascule JK et le principe de fonctionnement du registre à décalage utilisé à la figure-13.
- D2-2.2 Décrire le fonctionnement du C.A.N.
- D2-2.3 Tracer sur le document fourni (DOC-4), les chronogrammes des signaux A, B, C, D, E, F, G, H et b₆, b₅, b₄, b₃, b₂, b₁ et b₀ en fonction des chronogrammes de CLK et START. On donne : $S_q(t) = 3,25 \text{ V}$ et q du CNA = $78,125 \text{ mV}$.

E - Génération de séquences pseudo-aléatoires

On montre qu'un registre à décalage à n bascules dont les sorties de certaines bascules sont rebouclées sur l'entrée du registre à travers des portes OU-exclusives peut produire à chaque front d'horloge toutes les 2^{n-1} combinaisons possibles différentes de zéro réalisables sur n bits. On qualifie ce type de combinaisons à une séquence pseudo-aléatoire.

- E-1 Donner, dans un tableau, la suite des nombres binaire émise par le générateur pseudo-aléatoire de figure-14, sachant que le registre a été initialisé avec la valeur 1000 ($Q_D=1$).
- E-2 Le schéma d'implantation pratique du générateur pseudo-aléatoire de la question précédente est donné par la figure-15. On utilise pour cela, le registre à décalage en circuit intégré 74HC164 dont la fiche technique est donnée en annexe.
- E-2a Donner sous forme de produits l'expression du signal de sortie X en fonction des sorties du registre Q_A , Q_B , Q_C et Q_D .

- E-2b Quelle est l'expression du signal d'entrée A lorsque au moins l'une des sorties du registre est à l'état haut.
- E-2c Montrer que le bloc est configuré en générateur de séquence pseudo-aléatoire selon la configuration étudiée à la question E1.
- E-2d Quelle est l'expression du signal d'entrée A lorsque on active à l'état bas l'entrée CLR du registre 74HC164.
- E-2e En déduire le rôle des portes U₁, U₂ et U₃.

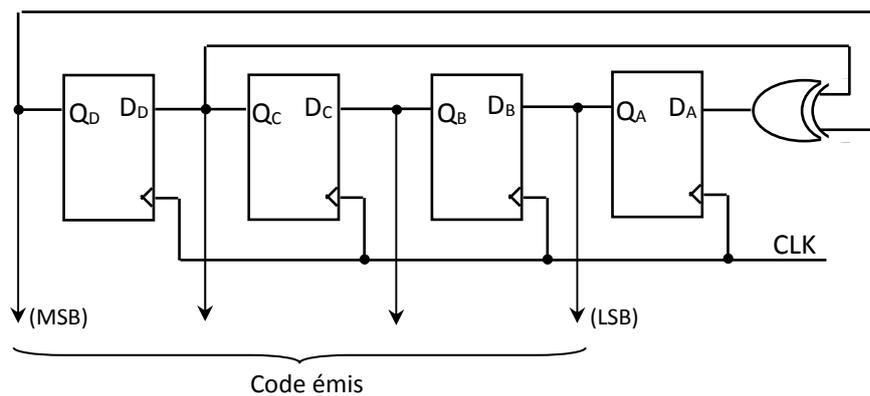


Figure-14

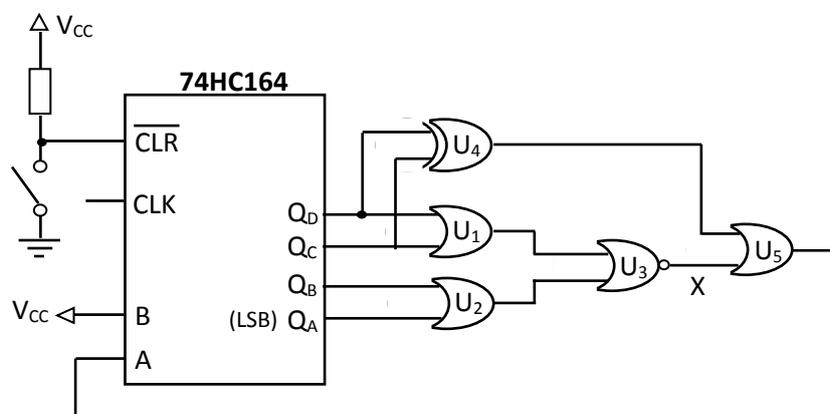


Figure-15

D2-2.3

