

ROBOT MOBILE D'EXPLORATION

1. Description du robot

1.1. Présentation générale

On se propose de concevoir et réaliser un mini-robot didactique. Les robots utilisés jusqu'à présent, présentent quelques inconvénients, tels que la fragilité et l'autonomie. Il s'agit d'élaborer un nouveau modèle de robot, avec des contraintes supplémentaires. Ce robot est conçu pour se déplacer dans un environnement connu ou inconnu sans assistance. Ce robot mobile autonome peut être commandé par PC qui contrôle son état et récupère les images vidéo transmises par une caméra embarquée.

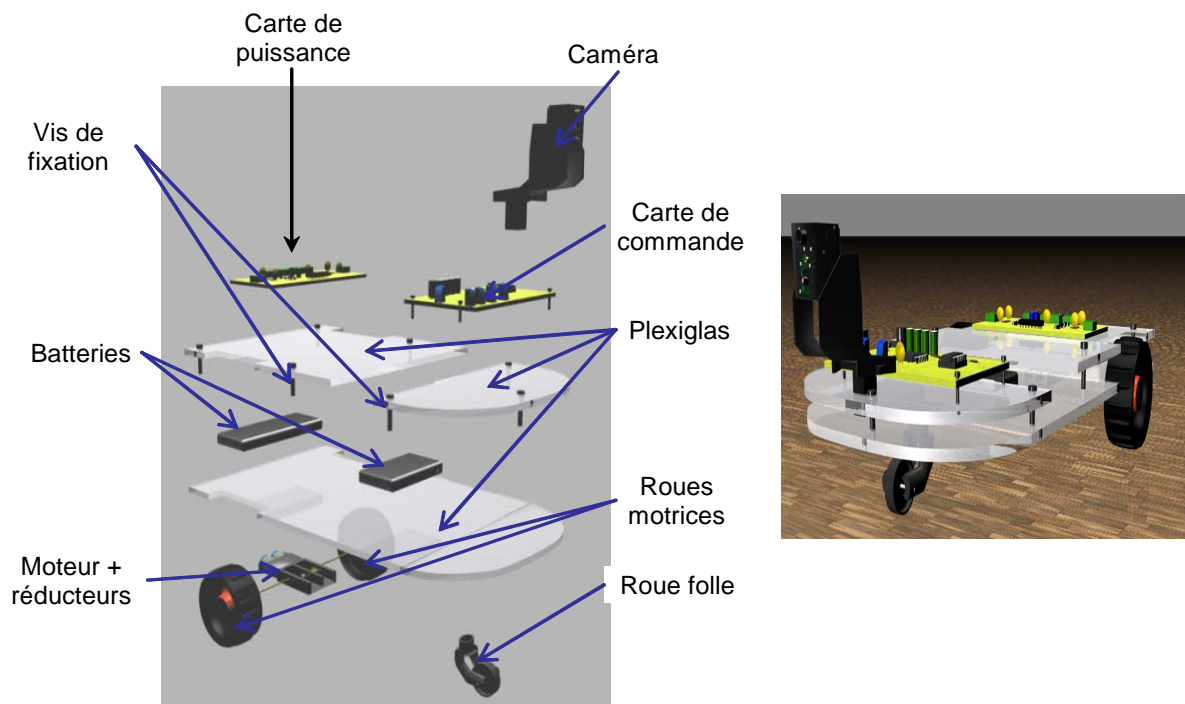


Figure 1 : Robot mobile à réaliser

Le robot à réaliser est composé de :

- Deux moteurs réducteurs DC ;
- Cartes de commande des moteurs ;
- Une carte à base d'un microcontrôleur ;
- Carte d'alimentation ;
- Modules de communication sans fils permettant le dialogue entre l'ensemble autonome et le PC pour le suivi à distance du comportement du robot mobile ;
- Huit capteurs infrarouges, dont trois capteurs sont liés au niveau du pare-choc avant, trois autres capteurs attachés au pare-choc arrière et le deux derniers seront placés dans les deux cotés. L'ensemble des capteurs permet d'assurer la sécurité du robot ;
- Trois capteurs pour la détection et le suivi de ligne ;
- Un système de vision à base d'une caméra de type CmuCam3.



Figure 2 : Le module "CMUcam3"

Le module "CMUcam3" est exploitée soit comme un **capteur vidéo intelligent prêt à l'emploi**, très facilement interfaçable via une liaison série avec n'importe quel microcontrôleur: PIC™, AVR™, modules PICBASIC, CUBLOC, Basic Stamp™....

Principales caractéristiques techniques du module vidéo:

- Faibles dimensions: 55 x 57 mm (épaisseur: 50 mm)
- Microcontrôleur ARM™ LPC2106 avec 128 K de mémoire Flash et 64 K de RAM
- Mémoire RAM (FIFO) externe 512 Kb (Max. Rate: 50 FPS)
- Chargement d'images en mémoire à 26 frames/sec.
- Sortie vidéo analogique PAL
- Buffer FIFO avec passes multiples pour traitement des images.

1.2. Schéma synoptique

La partie commande du robot mobile (voir **figure 3**) est constitué essentiellement de :

- Unité de traitement ;
- Capteurs d'obstacles, de ligne et de vitesse ;
- Carte de puissance pour la commande des moteurs ;
- Caméra d'acquisition et de traitement d'image ;
- Un module de communication sans fils

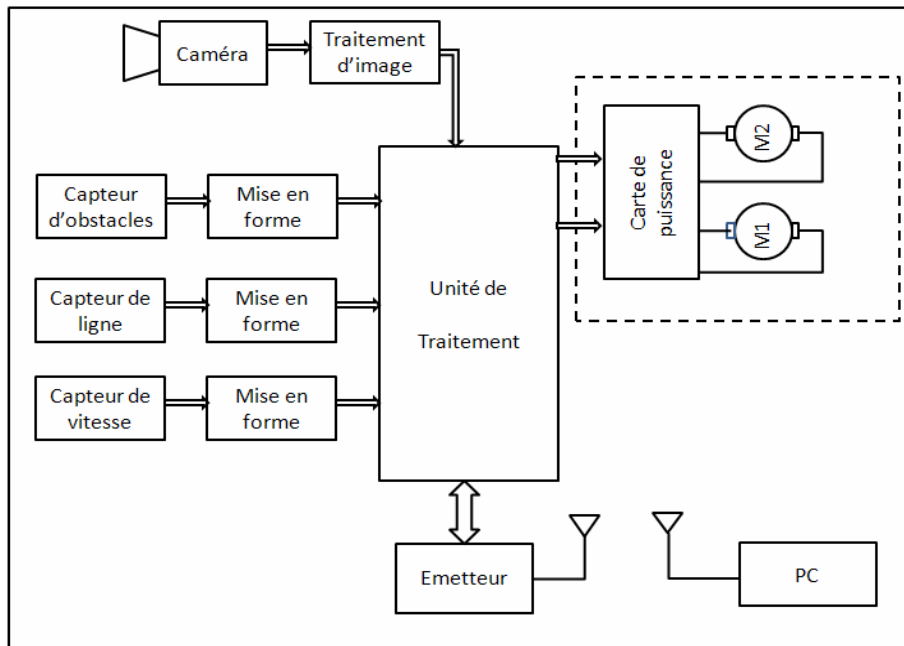


Figure 3 : Schéma synoptique du système

Le sujet comporte cinq parties indépendantes :

- A. Etude des capteurs.**
- B. Etage d'amplification.**
- C. Commande MLI des moteurs.**
- D. Etude de la caméra.**
- E. Transmission des données.**

2. Etude du système

PARTIE A. Etude des capteurs

A1. Etude du capteur de vitesse

Le capteur de vitesse est constitué de:

- Un disque lié à l'arbre de sortie du réducteur dans lequel sont découpées n encoches (voir figure 4).
- Un détecteur optoélectronique à fourche lié au bâti, positionné comme indiqué dans la figure 4.
- Un circuit de mise en forme de l'information.
- Un convertisseur fréquence-tension.

Le détecteur optoélectronique est constitué d'une photodiode et d'un phototransistor. Lorsque le disque masque la lumière émise par la photodiode, le phototransistor est bloqué. Dans le cas contraire il est saturé (On note V_{sat} sa tension de saturation).

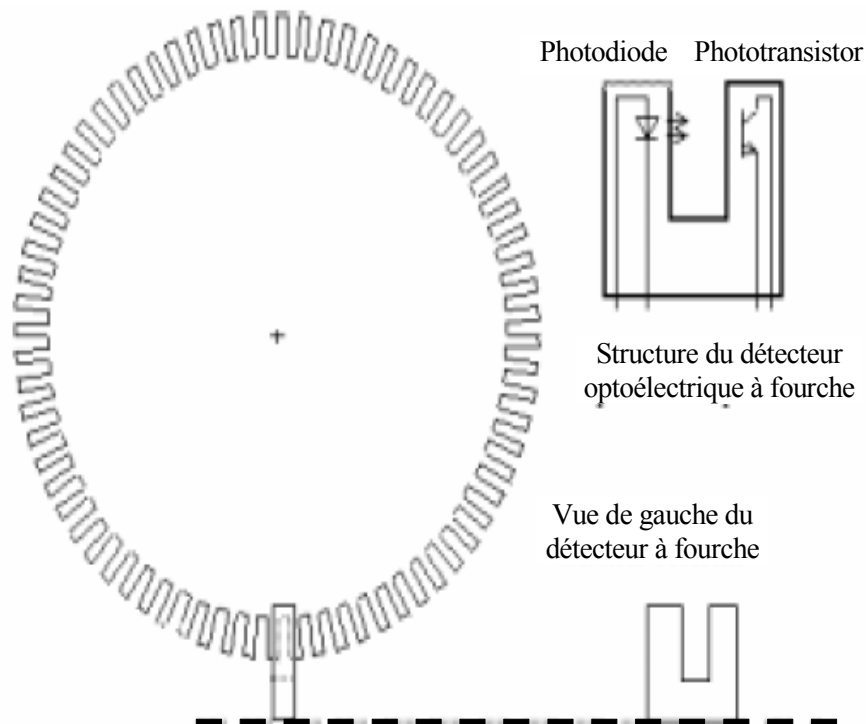


Figure 4 : Disque et détecteur à fourche

Le circuit de mise en forme permet de générer le signal rectangulaire $e(t)$ dont la fréquence porte l'information vitesse recherchée. Ce signal $e(t)$ est présentée à l'entrée du convertisseur fréquence-tension qui permet alors d'obtenir l'information vitesse sous forme d'une tension.

Données numériques :

- Nombre d'encoches du disque : $n = 72$
- Rapport de réduction du réducteur: $k = 25$
- Diamètre des roues: $d = 30 \text{ cm}$
- Intervalle de réglage de la vitesse moteur : **de 200 à 4000 tr/ min**

A1.1 – Détection de la vitesse du moteur

A1.1.1. Tracer l'allure de la tension $e(t)$ aux bornes du phototransistor (voir figure 5).

A1.1.2. Déterminer l'intervalle de variation de la fréquence F de la tension $e(t)$ correspondant à la variation de la vitesse du moteur.

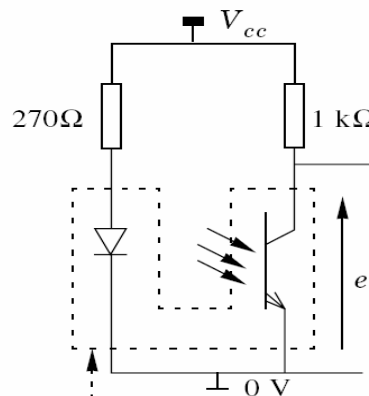


Figure 5 : Circuit de conversion vitesse-tension

A1.2 - Etude du convertisseur fréquence-tension

Le convertisseur est réalisé à l'aide d'un circuit spécialisé: le **LM2917**. La tension externe d'alimentation de ce circuit n'est pas nécessairement régulée. Une diode zéner interne permet de fournir la tension, notée U_z , nécessaire à l'alimentation de l'électronique interne. La figure 6 indique le câblage réalisé ainsi que la structure interne du **LM2917**.

A1.2.1. Détermination de la tension interne d'alimentation.

On donne pour la diode zéner : Tension zéner **7,56 V**, résistance interne **10,5 Ω**.
Déterminer la tension U_z , on supposera que $I_6 \gg I_0$

Dans la suite du problème la tension U_z est prise égale à **8V**.

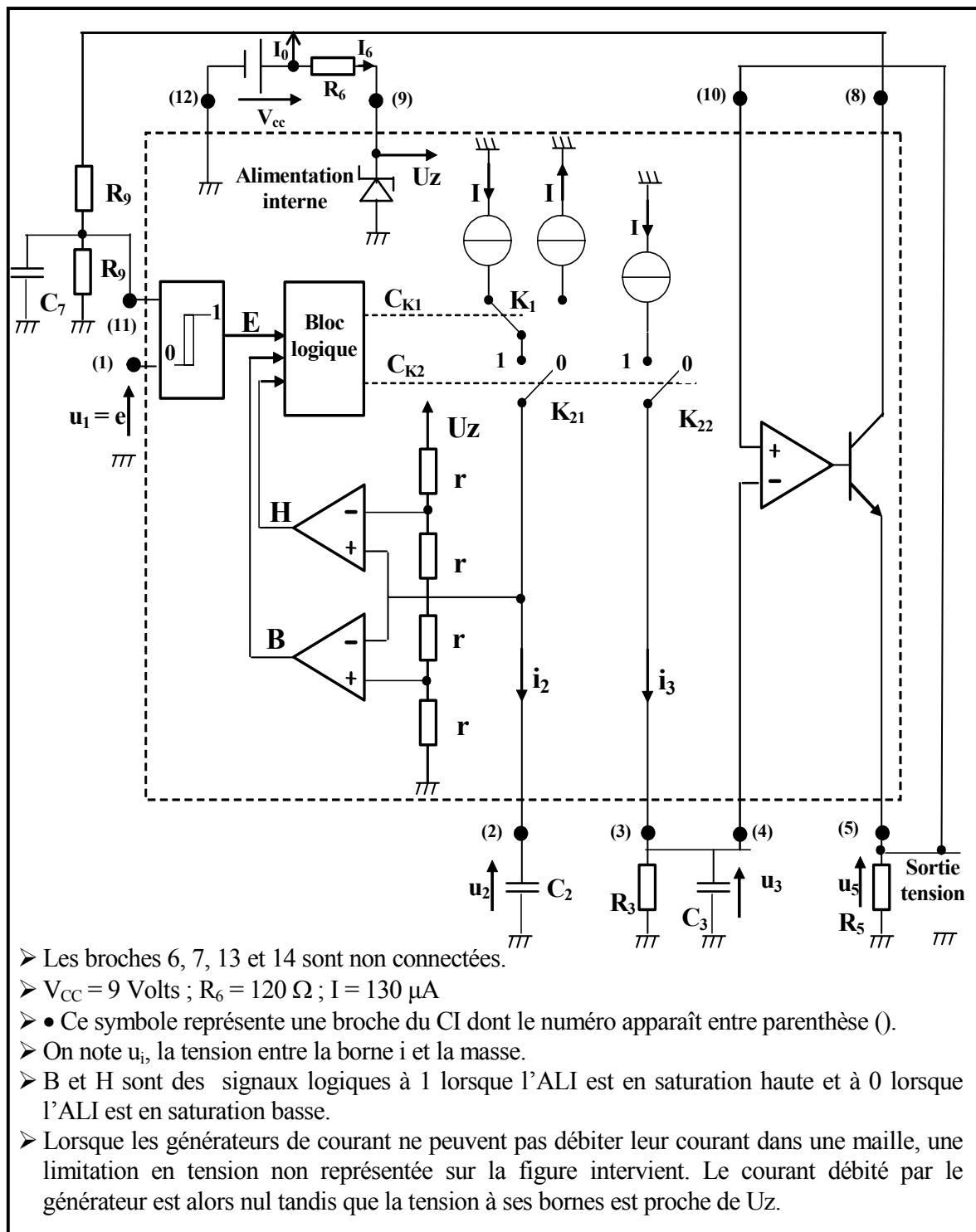


Figure 6 : Structure interne et câblage du LM2917

A1.3 Comparateur à hystérésis.

Il comporte des entrées différentielles et délivre un signal logique noté E dont le niveau dépend de la différence des tensions $(U_1 - U_{11})$, conformément à la caractéristique présentée par la figure 7.

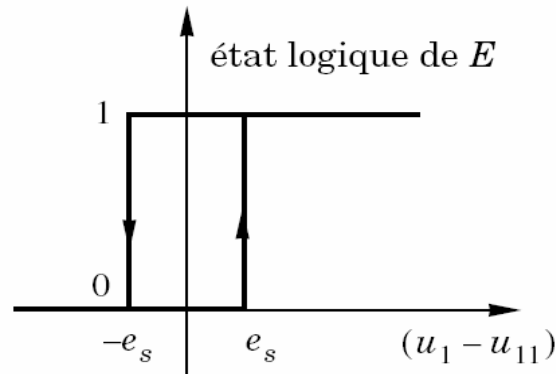


Figure 7 : Cyclogramme du comparateur d'hystérésis.

A1.3.1. Quel est le rôle du montage constitué de deux résistances R_7 et du condensateur C_7 ?

A1.3.2. La documentation technique indique des seuils ayant pour valeur typique $e_s=15mV$. Que peut-être l'intérêt d'un comparateur à hystérésis sur l'entrée ?

A1.3.3. $e(t)$ est une tension carrée, de période T , telle que $e_{max} = 9V$ et $e_{min} = 1V$. Donner l'allure de $e(t)$ et celle du signal logique $E(t)$ sur le même axe du temps.

On suppose pour la suite de cette partie que $E(t)$ est un signal logique carré, périodique. T est sa période et F sa fréquence. La fréquence F varie entre $F_{min} = 10$ Hz et $F_{max} = 200$ Hz

A1.4. Charge et décharge de C2 à durée constante.

Le séquençement des interrupteurs K_1 et K_2 (K_{21} , K_{22}) est assuré par un bloc logique. Lorsque le signal logique $C_{K1} = 0$, K_1 est en position 0, Lorsque $C_{K1} = 1$, K_1 est en position 1. Lorsque le signal logique $C_{K2} = 0$, K_{21} et K_{22} sont en position 0, Lorsque $C_{K2} = 1$, K_{21} et K_{22} sont en position 1. Les sorties C_{K1} et C_{K2} du bloc logique doivent vérifier la table de vérité ci-contre

E	B	H	C_{K1}	C_{K2}
1	X	0	1	1
0	0	X	0	1
0	1	X	X	0
1	X	1	X	0

A1.4.1. Etablir les expressions logiques simplifiées de C_{K1} et C_{K2} en fonction de E , B et H .

A1.4.2. Montrer que la tension u_2 ne peut croître que si elle est inférieure à une tension u_{2max} que l'on déterminera. Montrer que la tension u_2 ne peut décroître que si elle est supérieure à une tension u_{2min} que l'on déterminera. En déduire que la tension u_2 reste comprise entre ces deux valeurs.

A1.4.3. A un instant pris comme origine des temps ; la tension u_2 vaut u_{2min} et E passe de 0 à 1 (et y reste jusqu'à une nouvelle indication), Montrer que la tension u_2 croît. Quel événement marquera la fin cette croissance de u_2 ? Exprimer la durée T' de cette croissance en fonction de I , C_2 et U_z . Qu'advient-il de u_2 au-delà de T' ?

A1.4.4. A l'instant t_1 ($t_1 > T'$), E passe à 0. Montrer que la tension u_2 décroît et exprimer la durée T'' de cette décroissance.

A1.4.5. En supposant que la période de $E(t)$ est supérieure à $T' + T''$, tracer les allures de $E(t)$, $i_2(t)$, $u_2(t)$ et $i_3(t)$ sur deux périodes de $E(t)$.

A1.4.6. Déterminer la valeur maximale de C_2 permettant d'assurer une charge et une décharge complètes de ce condensateur dans les conditions de l'étude.

On prendra par la suite $C_2=100$ nF.

A1.5. Charge et décharge de C_3

On suppose dans cette question que la vitesse du robot est constante et que l'intensité du courant $i_3(t)$ et la tension $u_3(t)$ sont périodiques.

A1.5.1. Montrer que la valeur moyenne $\langle i_3 \rangle$ de $i_3(t)$ est égale à $\langle i_3 \rangle = 2.IT'F$. A partir de l'équation différentielle vérifiée par $u_3(t)$, exprimer la valeur moyenne de $\langle u_3 \rangle$ de $u_3(t)$ en fonction de $\langle i_3 \rangle$. En déduire que $\langle u_3 \rangle$ est proportionnelle à F . Exprimer le coefficient de proportionnalité β en fonction de T' , I et R_3 , puis en fonction de R_3 , C_2 et U_z .

A1.5.2. Déterminer R_3 de façon à obtenir $\langle u_3 \rangle = 6V$ pour $F=F_{max}=200Hz$. La précision du réglage est importante pour la suite de l'étude. Comment, en pratique, on réalise la résistance R_3 ?

A1.5.3. On donne $C_3= 10\mu F$. Montrer que l'ensemble $\{R_3, C_3\}$ réalise un filtre d'entrée $i_3(t)$ et de sortie $u_3(t)$ dont on précisera le type et le rôle. La fréquence F est-elle la bande passante de ce filtre? Commenter brièvement.

A2. Etude de capteur de suivi de ligne

Fonction principale

Cette fonction a pour rôle de fournir un mot binaire de 3 bits permettant de situer le robot par rapport à la trajectoire suivi. La trajectoire est matérialisée par une bande noire collée sur un sol blanc.

La figure ci-dessous présente le schéma fonctionnel du système de suivi :

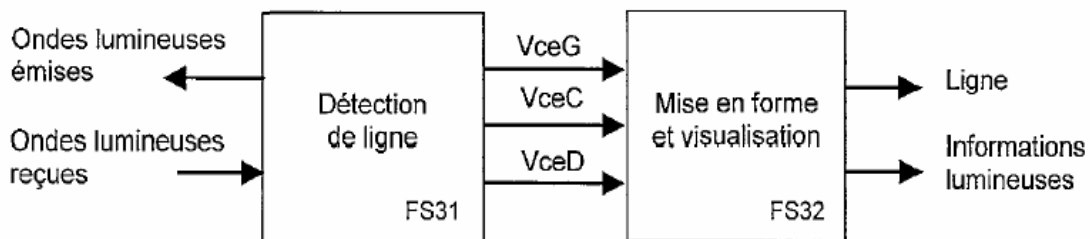


Figure 8 : Schéma fonctionnel système de suivi

Rôle des fonctions secondaires

- **FS31 : .. Détection de ligne** : Cette fonction est organisée autour de 3 capteurs optiques à réflexion positionnés à la perpendiculaire du sol et permettant la détection de la ligne noire.
- **FS32 : .. Mise en forme et visualisation ..** : Cette fonction permet de transformer les signaux VceG, VceC et VceD analogiques en signaux logiques interprétables par le microcontrôleur, ainsi que la visualisation de la détection de ligne.

Caractéristiques des entrées/sorties

- **Ondes lumineuses émises**: Ondes infrarouges émises par les diodes électroluminescentes des capteurs à réflexions placés à gauche, au centre et à droite.
- **Ondes lumineuses reçues**: Ondes infrarouges reçues par les phototransistors des capteurs à réflexions placés à gauche, au centre et à droite.
- **VceG, VceC, VceD** : Différence de potentiel analogique image de la présence de la ligne.

- **Ligne:** Mot binaire de 3 bits (LigneG, LigneC, et LigneD) dont l'état logique bas est représentatif de la présence de la ligne sous le capteur.
- **Informations lumineuses:** informations visuelles significatives de la présence de la ligne.

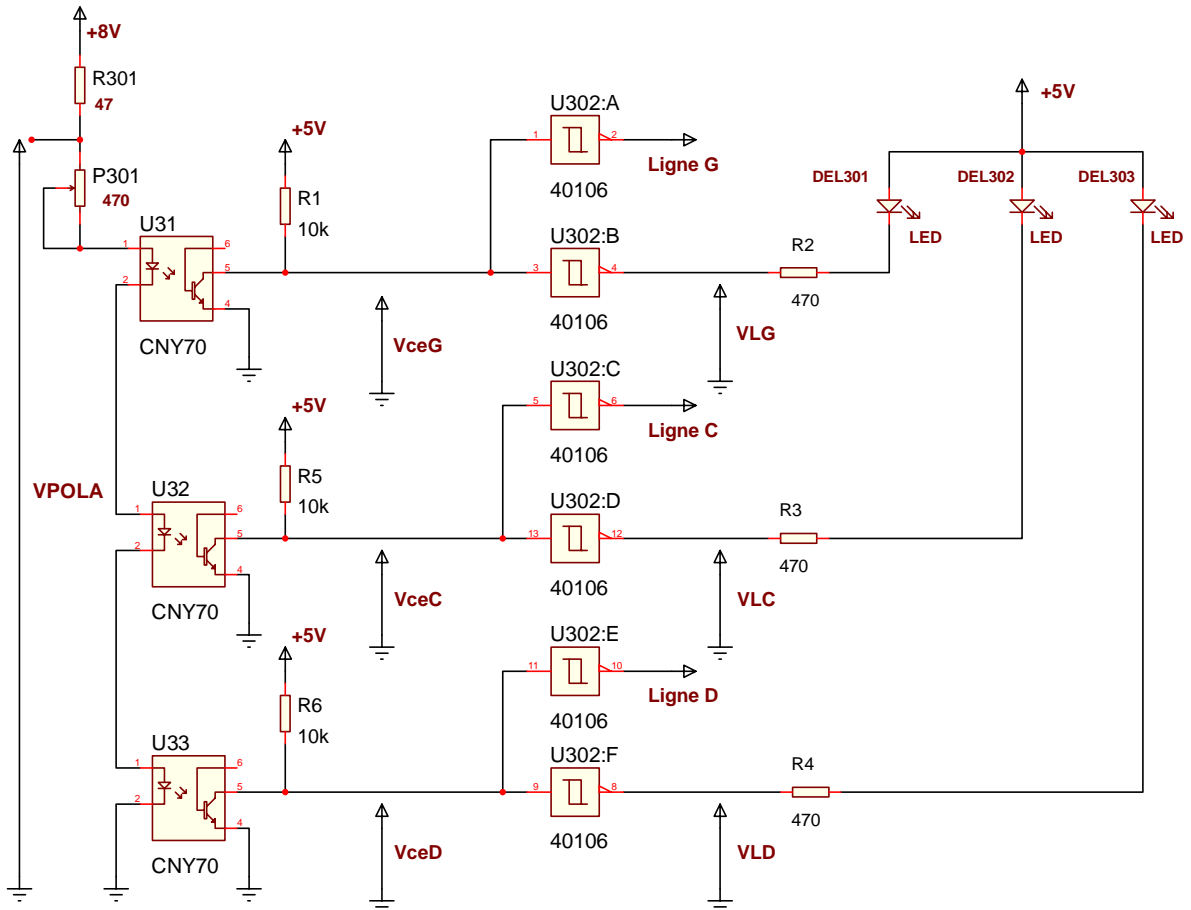


Figure 9 : Schéma structurel de suivi de ligne

Les circuits U₃₁, U₃₂, U₃₃ sont des capteurs optiques à réflexion. Ils sont composés d'un émetteur (une diode électroluminescente) et d'un récepteur (un phototransistor).

Lorsqu' un objet réfléchissant est positionné à proximité du capteur, l'onde infrarouge émise par la diode électroluminescente est réfléchi et vient polariser le phototransistor.

A2.1. A partir du schéma structurel, donner l'état des diodes électroluminescentes des capteurs à réflexion U_{31} , U_{32} et U_{33} puis en déduire le rôle de l'élément résistif ajustable P301.

Le concepteur préconise un réglage du courant circulant dans les diodes émettrices des circuits U_{31} , U_{32} et U_{33} à 30mA pour une tension seuil $V_D = 1.25V$

A2.2. Proposer un mode opératoire permettant de régler le courant (I_f) circulant dans les diodes émettrices à 30 mA. Pour cela, vous déterminez la valeur de la différence de potentiel VPOLA.

L'étude ne porte que sur la structure organisée autour du capteur à réflexion U_{31} permettant la détection de la partie gauche de la ligne.

A2.3. A l'aide de la documentation du circuit CNY70 (Annexe 1), analyser qualitativement la structure organisée autour du circuit U_{31} en indiquant sur le document réponse N°1 (DR1), l'état de la diode émettrice, l'état du phototransistor et la valeur de la différence de potentiel VceG en présence puis en absence de ligne noire.

A2.4. Tracer le chronogramme de la différence de potentiel VceG(t) en présence puis en absence de ligne sur le document réponse N°2 (DR2) en indiquant toutes les informations utiles.

A2.5. A l'aide de la documentation du circuit HEF40106B (Annexe 2), donner la fonction logique et les seuils de commutation du circuit U_{302} puis en déduire le rôle de cette structure.

A2.6. Tracer le chronogramme de la différence de potentiel VLG(t) en présence puis en absence de ligne sur le document réponse N°2 (DR2) en indiquant toutes les informations utiles.

A2.7. Indiquer l'état de la diode électroluminescente DEL301 en présence puis en absence de ligne sur le document réponse N°2 (DR2).

PARTIE B. Etage de puissance et adaptation des signaux de commande

La carte de puissance est constituée principalement de :

- Etage de puissance
- Etage pour l'adaptation des signaux de commande

B1. Etage de puissance

Il est réalisé par un pont en H constitué par 4 transistors MOS et des éléments associés

Le schéma structurel partiel est donné par la figure 10:

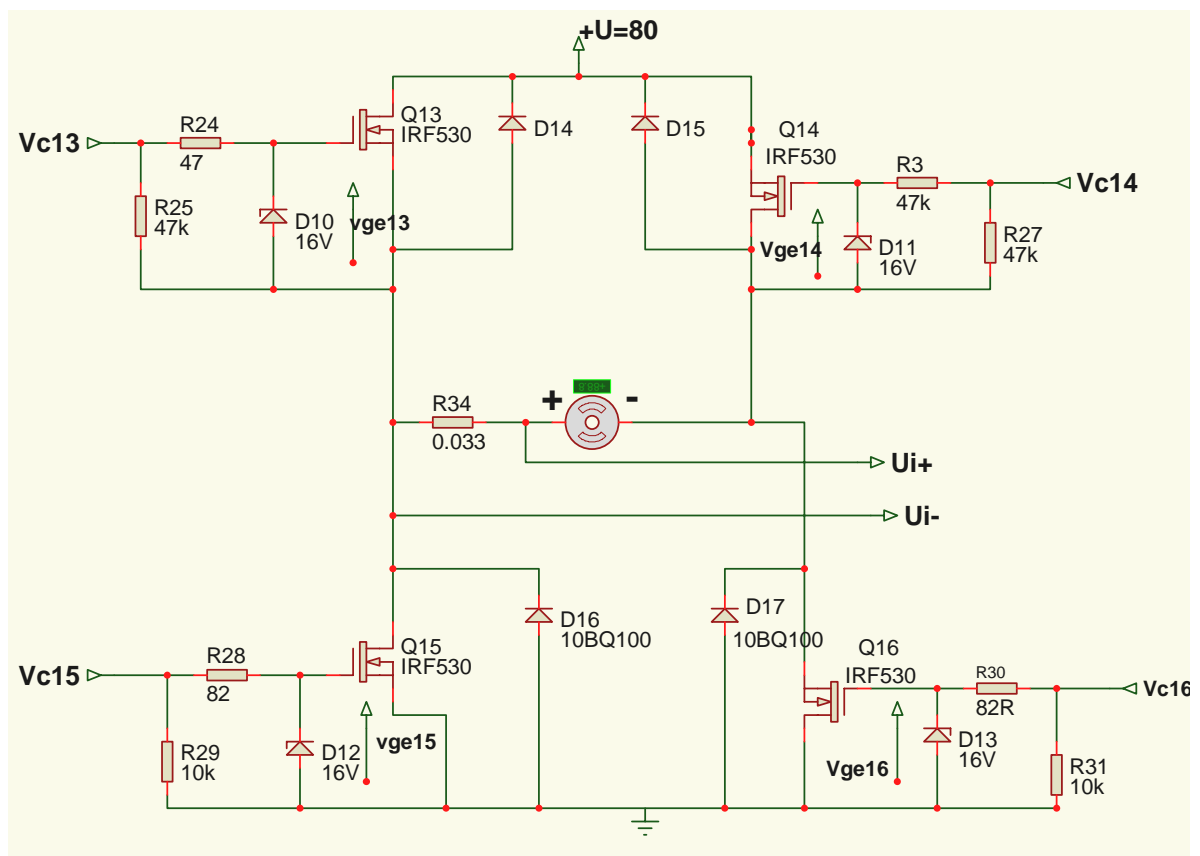


Figure 10 : Etage de puissance

B1.1. Le moteur tourne dans le sens horaire si le courant qui le traverse circule de la borne (+) vers la borne (-). **Indiquer les états nécessaires des transistors pour que la rotation soit dans le sens horaire puis anti-horaire.**

B1.2. En utilisant la documentation des transistors IRF530 (*Annexe 3*), indiquer quelle tension grille- source minimale garanti leur conduction. Préciser la valeur de la résistance Drain-Source maximale quand le transistor est en pleine conduction.

B1.3. Indiquer les avantages et les inconvénients de l'utilisation des transistors MOSFET.

B1.4. Indiquer le rôle des diodes D14 à D17. Préciser leurs principales caractéristiques technologiques.

B2. Mise en forme

L'étude qui suit mettra en évidence la forme des signaux obtenus aux points MP1 à MP4.

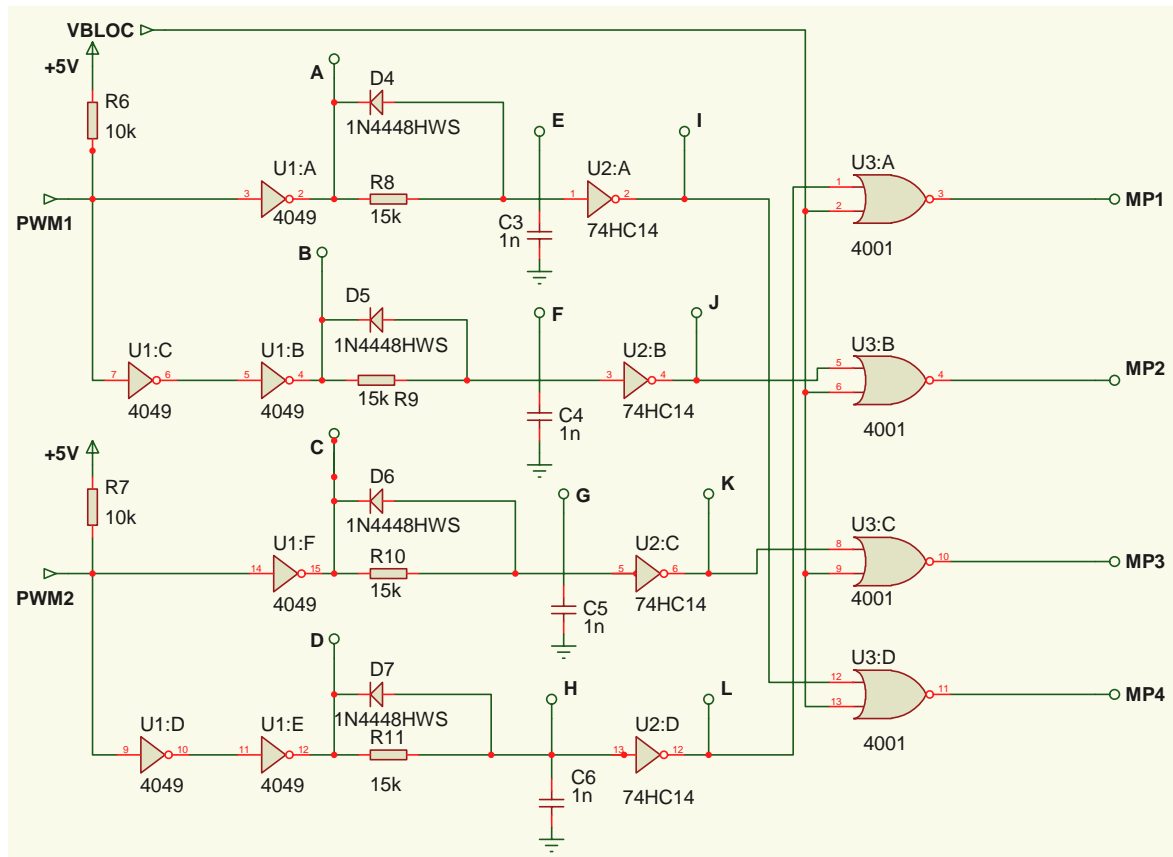


Figure 11 : Circuit de mise en forme

Remarque : Les circuits logiques sont alimentés entre 0 et 5V.

Dans un premier temps on se propose d'étudier l'influence du circuit résistance, condensateur et diode sur les signaux issus des portes logiques. Pour cela on s'intéressera au montage compris entre les points A et I.

B2.1. Le signal au point A est de forme rectangulaire, d'amplitude maximale +5V, de fréquence 8Khz et de rapport cyclique 1/2. **Compléter les chronogrammes sur le document réponse N°3 (DR3) des tensions aux points A et E. les valeurs des tensions, de temps seront justifiées par le calcul et apparaîtront sur le graphe.**

B2.2. En examinant la documentation du constructeur du circuit MM74HC14 (**Annexe 4**), **indiquer son rôle ainsi que la valeur typique de la tension d'entrée qui assure le basculement de la tension de sortie. Ces caractéristiques seront relevées pour une tension d'alimentation 4.5V.**

B2.3. **Calculer alors le retard introduit par le circuit résistance, condensateur et diode et compléter le chronogramme sur le document réponse N°3 (DR3) de la tension au point I.**

PARTIE C. Programmation de la MLI du microcontrôleur

Le traitement des données est confié à un microcontrôleur PIC de type 16F877 (**Annexe 5**) cadencé à 20 MHz.

La figure 12 montre l'organigramme de principe du programme d'évitement d'obstacles. Après les initialisations nécessaires, le programme rentre dans une boucle de tests des différents états des capteurs pour choisir l'action la plus prioritaire à faire.

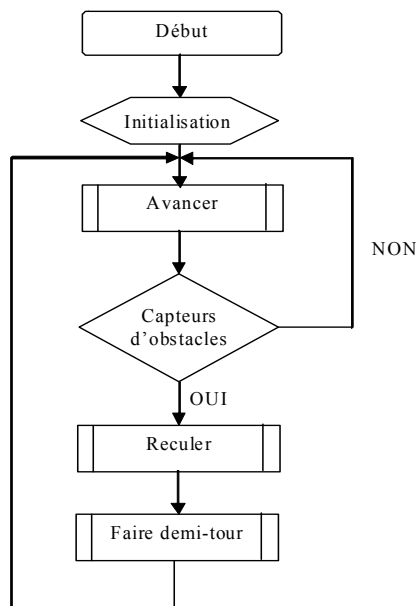


Figure 12 : Organigramme du programme

Dans la macro « Faire demi-tour » de l'organigramme du programme principal, on trouve une macro « MLI » qui permet d'obtenir la vitesse moyenne appliquée sur l'induit du moteur gauche ou droit. On obtient ainsi la réalisation du demi-tour dans le temps voulu

Il est nécessaire de configurer certains registres du microcontrôleur pour configurer les deux sorties MLI de celui-ci, qui se trouvent sur les bits 1 et 2 du port C de celui-ci.

Les registres à configurer sont les suivants:

- **PR2** : détermine la fréquence de la MLI.
- **T2CON** : TIMER CONTROL REGISTER : permet la validation du timer 2 MLI (le timer est un élément nécessaire à la génération du signal MLI).
- **CCP1CON**: CAPTURE / COMPARE / PWM CONTROLE REGISTER1: permet de valider le mode MLI.

Initialisation de la MLI

C.1. La fréquence de travail du double pont H est prise égale à 19,53 kHz. À partir du tableau ci-dessous, déterminer le code hexadécimal du registre PR2.

Registre PR2

Fréquences MLI avec un microprocesseur cadencé à 20MHz.

Fréquence MLI	1,22Khz	4,88 Khz	19,53 Khz	78,12 Khz	156,3 Khz	208 Khz
Valeur PR2	FFh	FFh	FFh	3Fh	1Fh	17h
Résolution maximale (bits)	10	10	10	8	7	5.5

Remarque: des notations sont utilisées, notamment dans les langages informatiques, pour différencier sans ambiguïté les chiffres hexadécimaux des autres notations. On acceptera les notations suivantes:

- \$3F ou Ox3F ou 3Fh

C.2. À partir du tableau ci-dessous, déterminer le code hexadécimal du registre CCP1CON codé sur 8 bits.

Registre CCP1 CON

-----	-----	CCPxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Bit 7-6 : Bits mis à zéro.

Bit 5-4 : Mode MLI : ces bits sont les 2 bits de poids faible du cycle MLI. Ces deux bits seront mis à zéro.

Bit 3-0 : bits de sélection :

-0000: Arrêt MLI

-1100: Mode MLI

C.3. À partir du tableau ci-dessous, déterminer le code hexadécimal du registre T2CON codé sur 8 bits.

Registre T2CON

-----	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMRCON	T2CKPS1	T2CKPS0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit1	Bit 0

Les bits 7, 6, 5, 4 et 3 seront mis à zéro.

Bit 2 : 1 = timer en marche.

0 = timer à l'arrêt.

Le bit 1 sera mis à zéro et le bit 0 à 1.

Paramétrage « registre sortie MLI »

Le registre CCPR1L écrit en décimal permet de déterminer la durée du temps haut du signal MLI (valeur maximale 255). Le rapport cyclique α est égal à 0,83 pour réaliser le demi-tour dans le temps voulu.

Si le registre CCPR1L = 255, le rapport cyclique sera de 1 et si le registre CCPR1L = 0, le rapport cyclique sera de 0.

C.4. En déduire la valeur décimale à écrire dans le registre CCPR1L.

PARTIE D. Circuit de gestion de caméra électronique

Pour simplifier le fonctionnement du système d'imagerie on considère une caméra à base de circuits à transfert de charge CCD (Charged Coupled Device) et on utilise une EPROM qui génère les signaux nécessaires pour lire le contenu d'une image numérique.

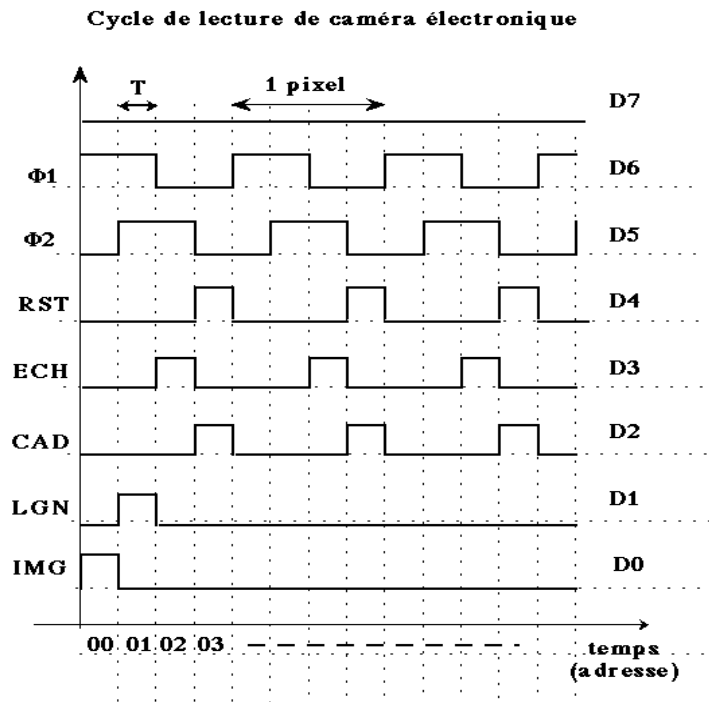


Figure 13 : Les signaux de gestion de la caméra

On considère un circuit de gestion d'une caméra électronique de 32x32 points élémentaires (pixels). Les différents signaux logiques de commande de lecture de la caméra sont fournis par les sorties d'une mémoire EPROM.

Les signaux de gestion de la caméra sont fournis avec différentes fréquences : tous les pixels, toutes les lignes (32 pixels), toutes les images (32 lignes). Le graphe de la figure 1 donne le chronogramme des 7 signaux de contrôle nécessaires, codés sur 7 bits de donnée en sortie de l'EPROM (D0-D6). La mémoire EPROM est adressée par un compteur piloté à la fréquence $f=10$ MHz. Le chronogramme indique la durée d'un pixel, et la durée T d'une période d'horloge.

D.1. Rappeler brièvement la définition d'une ROM, d'une PROM, d'une EPROM.

D.2. À partir des informations fournies dans le texte et sur la Figure 13, donner :

- La valeur de T
- Le temps de lecture d'un pixel
- Le temps de lecture d'une ligne
- Le temps de lecture d'une image.
- La capacité et le format de la mémoire nécessaire pour stocker les signaux de contrôle de la caméra.
- Le nombre de bits de sortie du compteur qui pilote la mémoire.

D.3. On utilise des mémoires EPROM 27C16 (Annexe 6), qui ont une capacité de 2K x 1 octet. Combien de circuits mémoires seront nécessaires pour stocker la totalité du cycle de lecture d'une image ?

D.4. Si plus d'un circuit 27C16 s'avère nécessaire, indiquer comment gérer la commande /OE (Out Enable) de plusieurs circuits fonctionnant ensemble pour composer une mémoire globale plus importante.

On considère maintenant le codage des signaux dans la mémoire. On se propose d'établir la liste des mots hexadécimaux (D_7, D_6, \dots, D_0) qui codent les 8 bits stockés dans l'EPROM.

D.5. Donner en hexadécimal, la liste des 10 premiers mots stockés dans la mémoire. Montrer que la mémoire est essentiellement programmée avec un motif de 4 mots mémoires qui se répètent.

D.6. Les signaux en sortie de la mémoire sont au niveau TTL (0-5V). Pour piloter la caméra, il est nécessaire de convertir le niveau de tension du signal, en conservant sa forme. Proposer une solution technique: pour chaque signal D_i ($i=7\dots 0$), on fabrique le signal D_i' qui conserve la même forme d'onde mais avec des niveaux de tensions différents.

En réalité le robot utilise le module intelligent "CMUcam3" exploité comme un capteur vidéo intelligent. D'après l'analyse des caractéristiques techniques (Annexe 7).

D.7. Quel est le circuit qui commande le module capteur 'Omnivision CMOS'.

D.8. Comment les données sont transmises du module 'Omnivision CMOS' vers l'élément de contrôle et de commande de la caméra ? Expliquer ce principe.

D.9. Quelle est la résolution maximale de l'image que ce module peut traiter ?

D.10. Calculer la puissance consommée par le module caméra à l'état actif.

D.11. En tenant compte des éléments du module "CMUcam3", Discuter la conception générale du système robot mobile d'intervention.

PARTIE E: Transmission des données

On souhaite étudier le principe de modulation et de codage des données binaires afin de caractériser les contraintes à prendre en compte pour la reconstruction du message par le récepteur. On rappelle que les échanges de données numériques entre le PC et le Robot se font en half-duplex.

On note $m(t)$ le signal binaire modulant (signal informatif à transmettre). On considère que l'amplitude du signal $m(t)$ a la valeur unité ($M_{\max} = 1 \text{ V}$) lorsque le bit à transmettre est un 1 logique et une amplitude nulle lorsque le bit à transmettre est un 0 logique.

E1. Etude du modulateur intégré

On s'intéresse au modulateur de fréquence intégré au circuit identifié précédemment.

E1.1. Etude de la structure du modulateur

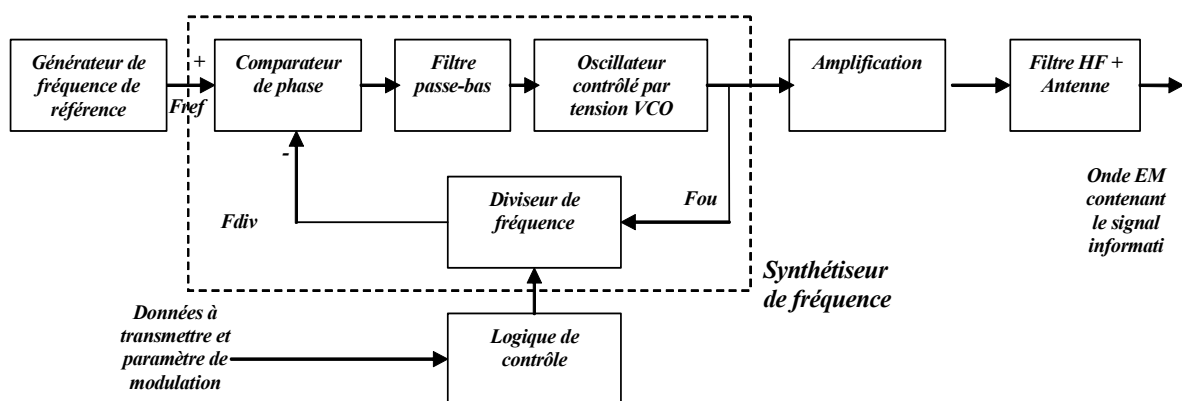


Figure 14 : Schéma bloc du modulateur de fréquence

E1.1.1. Quel est le rôle du synthétiseur de fréquence ? Rappeler le nom de la structure utilisée pour le réaliser, puis expliciter brièvement le rôle de chacune des fonctions qui le compose.

E1.1.2. Pour quelle raison la donnée à transmettre a-t-elle une action sur le diviseur de fréquence ? Expliquer simplement le fonctionnement du modulateur de fréquence en faisant intervenir le signal modulant $m(t)$.

E1.1.3. Donner et expliquer la structure d'une trame destinée au paramétrage du circuit intégré étudié ici en provenance du microcontrôleur. Expliquer le principe de transmission entre le microcontrôleur et le circuit étudié.

E1.2. Étude du générateur de fréquence de référence

On donne le schéma simplifié du générateur de fréquence de référence (les composants internes au CI utiles à la polarisation du transistor n'apparaissent pas).

Dans ce système électronique, la carte nécessite un oscillateur stable fonctionnant à une fréquence voisine de 12 MHz. Cet oscillateur, représenté sur la figure ci-dessous, utilise un amplificateur à transistor associé à un quadripôle de réaction utilisant un quartz.

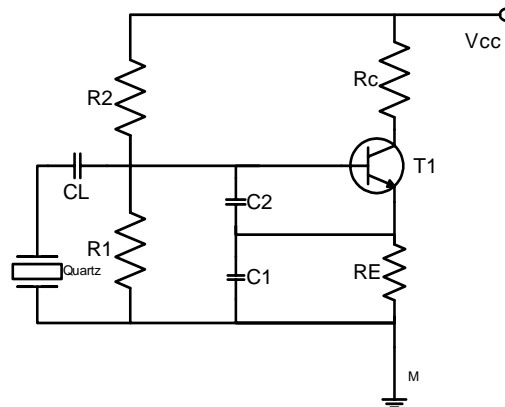


Figure 15 : Schéma de montage d'un oscillateur à quartz

E1.2.1. Etude de la polarisation du transistor

Le coefficient β d'amplification statique du transistor $\left(\beta = \frac{I_C}{I_B}\right)$ est égal à 100 et la tension base-émetteur V_{BE} est voisine de 0,6 V. On donne : $V_{CC} = 9,0$ V ; $R_C = 3,3$ k Ω ; $R_E = 2,2$ k Ω .

E1.2.1.1. Dessiner le schéma du circuit valable en continu.

E1.2.1.2. Calculer la valeur IC de l'intensité du courant collecteur permettant d'obtenir un point repos pour lequel $V_{CE} = 4,0$ V.

E1.2.1.3. Calculer la valeur de R1 pour obtenir une intensité IR1 du courant parcourant cette résistance qui vaut 10 IB.

E1.2.1.4. Déterminer la valeur de R2 qui permet d'obtenir le point de repos souhaité.

E1.2.2. Etude du quartz

Le quartz admet le modèle donné ci-dessous, avec pour valeurs numériques :
 $C=0,018 \text{ pF}$; $C_0 = 3,7 \text{ pF}$; $L = 9,3 \text{ mH}$.

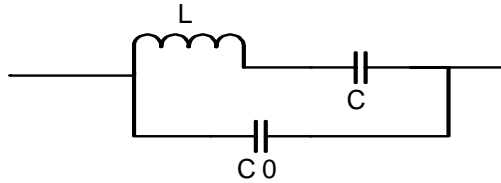


Figure 16 : Circuit équivalent du quartz

L'impédance du quartz peut se mettre sous la forme :

$$\underline{Z} = \frac{-j}{C_0 \omega} \times \frac{1 - \left(\frac{\omega}{\omega_s}\right)^2}{1 - \left(\frac{\omega}{\omega_p}\right)^2}$$

Où ω_s est la pulsation de résonance série et ω_p est la pulsation de résonance parallèle.

E1.2.2.1. ω_s étant la pulsation pour laquelle l'impédance \underline{Z} est nulle, exprimer ω_s en fonction de L et C.

E1.2.2.2. ω_p étant la pulsation pour laquelle l'admittance \underline{Y} est nulle, exprimer ω_p en fonction de L, C et C0.

E1.2.2.3. En fonction de la fréquence f, l'impédance \underline{Z} s'écrit :

$$\underline{Z} = \frac{-j}{C_0 2\pi f} \times \frac{1 - \left(\frac{f}{f_s}\right)^2}{1 - \left(\frac{f}{f_p}\right)^2}$$

Calculer numériquement f_s et f_p . On exprimera les fréquences en mégahertz avec cinq chiffres significatives.

E1.2.2.4. On définit la réactance X du quartz par $\underline{Z} = jX$. Exprimer X(f).

E1.2.2.5. Suivant les valeurs de la fréquence, le quartz a un comportement inductif ou capacitif. En étudiant le signe de X, indiquer le comportement du quartz pour chaque domaine de fréquences ($f < f_s$; $f_s < f < f_p$; $f > f_p$).

E2. Etude du récepteur intégré

E2.1. Principe de fonctionnement du récepteur

E2.1.1. Donner un schéma fonctionnel simplifié du récepteur intégré. Indiquer le type et le principe de fonctionnement de ce récepteur.

On donne la forme du signal reçu : $V_r(t) = A_r \cdot \cos[2\pi[f_r + m(t) \cdot \Delta f] \cdot t]$

E2.1.2. Donner l'équation du signal en sortie de chaque étage de changement de fréquence (après filtrage) et montrer l'intérêt de ce type de structure au regard des variations relatives de fréquences et des caractéristiques des composants utilisés dans ce système.

E2.1.3 Donner le principe de fonctionnement d'un filtre SAW. Quel est l'intérêt de ce type de filtre ?

E2.2. Étude du discriminateur de fréquence

On donne le synoptique du discriminateur de fréquence intégré :

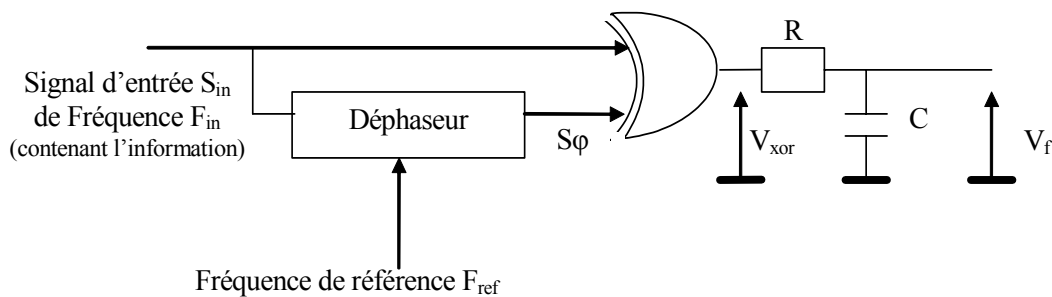


Figure 17 : Discriminateur de fréquence

S_{in} est un signal périodique rectangulaire de fréquence F_{in} et d'amplitude E de 3 V.

V_{OHmin} de la porte XOR = 3 V = E .

Avec le signal S_{ϕ} identique à S_{in} mais déphasé de $\Phi_{S_{\phi}}$.

$\Phi_{S_{\phi}}$ est liée à F_{in} et F_{ref} par la relation (développement de Taylor limité à l'ordre 1 de la fonction de transfert du déphaseur pour de faibles variations de F_{in} autour de F_{ref}) :

$$\Phi_{S_{\phi}} = 2,73 \cdot ((F_{in}/F_{ref}) - 0,8).$$

On rappelle que $F_{in} = F_{ref} + m(t) \cdot \Delta f$

E2.2.1. Expliciter le rôle de cette fonction.

E2.2.2. Exprimer le rapport cyclique α du signal V_{xor} en fonction de $m(t)$, puis en déduire l'expression de la valeur moyenne de $V_f(t)$.

E2.2.3. Donner la sensibilité (en V/kHz) de ce discriminateur de fréquence pour $F_{ref} = 455$ kHz, puis calculer $\langle V_f(t) \rangle$ pour une excursion en fréquence du signal reçu de 5 kHz.